



МІНІСТЕРСТВО  
ЕКОНОМІЧНОГО  
РОЗВИТКУ І ТОРГІВЛІ  
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **121046** (13) **U**  
(51) МПК (2017.01)  
**G06F 17/00**

## (12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

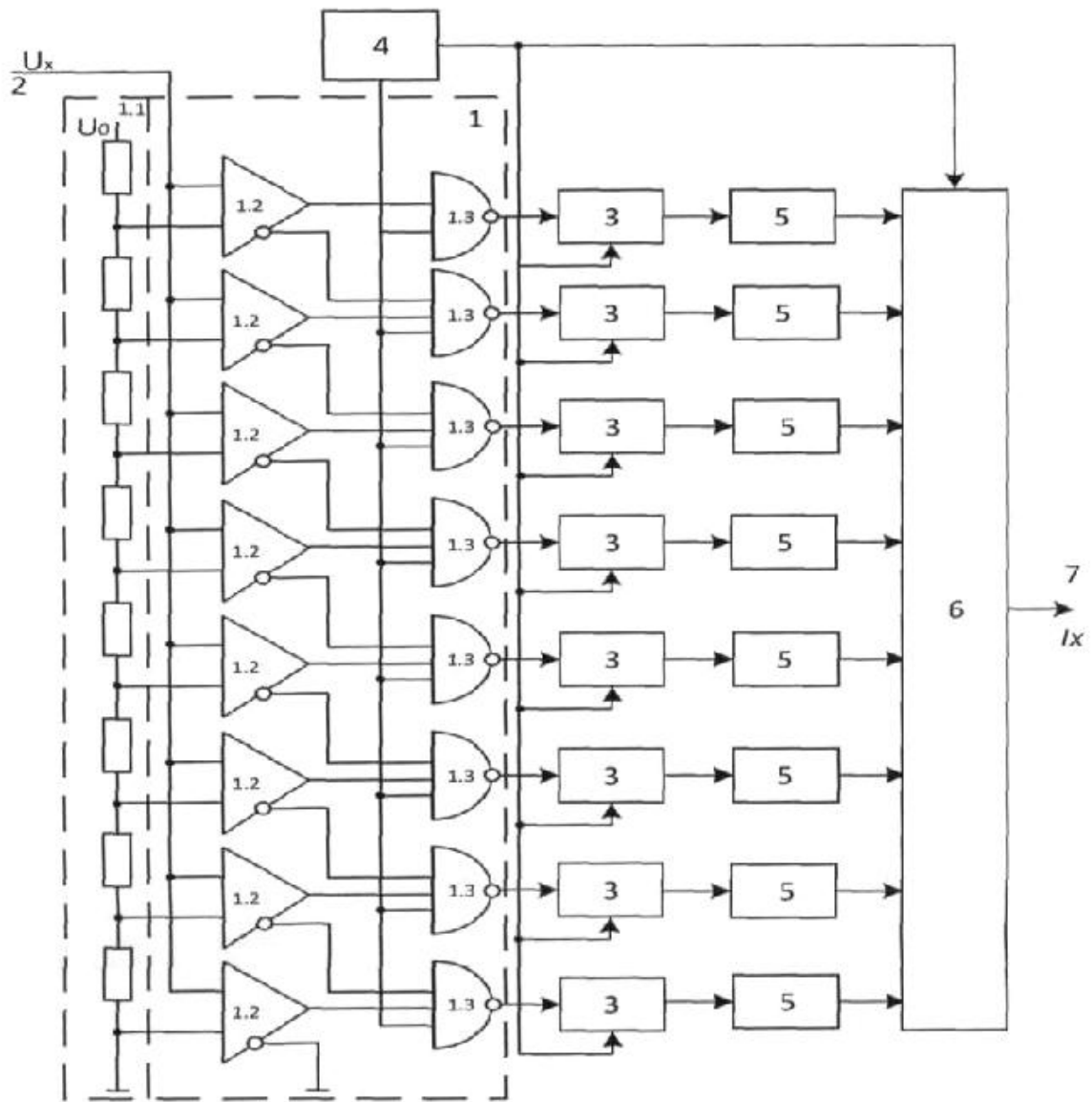
(21) Номер заявки: <b>u 2017 05669</b>	(72) Винахідник(и): <b>Воронич Артур Романович (UA), Николайчук Любов Михайлівна (UA), Возна Наталія Ярославівна (UA), Пастух Тарас Ігорович (UA)</b>
(22) Дата подання заявки: <b>08.06.2017</b>	
(24) Дата, з якої є чинними права на корисну модель: <b>27.11.2017</b>	
(46) Публікація відомостей про видачу патенту: <b>27.11.2017, Бюл.№ 22</b>	(73) Власник(и): <b>ІВАНО-ФРАНКІВСЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ НАФТИ І ГАЗУ, вул. Карпатська, 15, м. Івано-Франківськ, 76019 (UA)</b>

## (54) ПРИСТРІЙ ДЛЯ ВИЗНАЧЕННЯ ЕНТРОПІЇ

### (57) Реферат:

Пристрій для визначення ентропії містить аналого-цифровий перетворювач (АЦП), вхід якого з'єднаний з входом пристрою, синхронізатор, логічні елементи, лічильники, шифратори та пірамідальний суматор, у кожному каналі містить лічильник, вихід якого з'єднаний з входом шифратора, вихід якого з'єднаний з відповідним першим входом пірамідального суматора, вихід якого є виходом пристрою. Вхід АЦП з'єднаний з першими входами всіх парафазних компараторів, другі входи яких з'єднані з відповідними виходами вірцевих резисторів. Прямий вихід кожного і-го компаратора з'єднаний з першим входом і-го логічного елемента І-НІ, другий вхід якого з'єднаний з другим інверсним виходом (і+1)-го компаратора. Третій вхід всіх логічних елементів І-НІ з'єднаний з першим виходом синхронізатора, другий вихід якого з'єднаний з другим входом пірамідального суматора і першим входом всіх лічильників, другі входи яких з'єднані з виходами відповідних логічних елементів І-НІ.

UA 121046 U



Фиг.

Пристрій для визначення ентропії належить до засобів обчислювальної техніки і може бути використаний для розрахунку ентропії випадкових процесів шляхом визначення ймовірнісної міри ентропії згідно з оцінкою К. Шеннона.

Відомий аналог - пристрій визначення ентропії [1], який містить аналого-цифровий перетворювач (АЦП), перший вхід якого є входом пристрою, а другий вхід з'єднаний з виходом синхронізатора, логічні елементи, шифратор та пірамідальний суматор, вихід якого є виходом пристрою.

Недоліком такого пристрою є велика апаратна складність, низька швидкодія та низький рівень регулярності структури пристрою, а також неможливість обчислення ймовірнісної міри ентропії згідно з оцінкою К. Шеннона

$$I_x = \sum_{i=1}^m (-p_i \log p_i),$$

де:  $p_i$  - ймовірність появи  $i$ -ої події;  $m$  - число статистично незалежних подій.

Найбільш близьким за технічною суттю до корисної моделі, що заявляється, є пристрій визначення ймовірнісних повідомлень, який містить АЦП, вхід якого є виходом пристрою, цифровий комутатор, у кожному каналі лічильник, вихід якого з'єднаний через комутатор з виходом АЦП, а вихід з'єднаний з відповідним входом пірамідального суматора, вихід якого є виходом пристрою [2].

Недоліком такого пристрою є велика апаратна складність, низька швидкодія та нерегулярність структури, які обумовлені тим, що пристрій містить АЦП, який формує  $k$ -розрядні вихідні паралельні двійкові коди цифрових значень вхідного сигналу, багатоканальний комутатор, який розподіляє на входи відповідних лічильників імпульси, що відповідають цифровим значенням ймовірнісних подій.

Низька швидкодія такого пристрою також обумовлена наявністю в АЦП перетворювача-шифратора вихідного двійкового коду.

В основу корисної моделі поставлена задача зменшення апаратної складності, підвищення швидкодії та регулярності структури пристрою для визначення ентропії шляхом додаткового введення АЦП паралельного типу, який містить лінійку взірцевих резисторів, виходи яких з'єднані з парними виходами додатково введених у кожному каналі компараторів з парафазними входами, прямий вихід кожного  $i$ -го з яких додатково з'єднаний з першим входом  $i$ -го логічного елемента І-НІ, другий вхід якого додатково з'єднаний з другим інверсним виходом  $i+1$ -го компаратора, треті додатково введені входи всіх логічних елементів І-НІ додатково з'єднані з першим виходом синхронізатора, другий вихід якого додатково з'єднаний з першим входом лічильників усіх каналів, у кожному  $i$ -му каналі вихід логічного елемента І-НІ з'єднаний з другим входом лічильника, вихід якого з'єднаний з входом шифратора, вихід якого з'єднаний з відповідним  $i$ -тим входом пірамідального суматора, вихід якого є виходом пристрою.

Поставлена задача вирішується завдяки тому, що пристрій, який містить АЦП, вхід якого з'єднаний з входом пристрою, синхронізатор, логічні елементи, лічильники, шифратори та пірамідальний суматор, у кожному каналі містить лічильник, вихід якого з'єднаний з входом шифратора, вихід якого з'єднаний з відповідним першим входом пірамідального суматора, вихід якого є виходом пристрою, згідно з корисною моделлю, додатково містить вхід АЦП, з'єднаний з першими входами всіх додатково введених парафазних компараторів, другі входи яких з'єднані з відповідними виходами взірцевих резисторів, прямий вихід кожного  $i$ -го компаратора додатково з'єднаний з першим входом додатково введеного  $i$ -го логічного елемента І-НІ, другий вхід якого додатково з'єднаний з другим інверсним виходом  $(i+1)$ -го компаратора, третій додатково введений вхід всіх логічних елементів І-НІ додатково з'єднаний з першим виходом синхронізатора, другий вихід якого додатково з'єднаний з другим входом пірамідального суматора і першим входом всіх лічильників, другі входи яких додатково з'єднані з виходами відповідних логічних елементів І-НІ.

Суть корисної моделі пояснюється тим, що основу роботи пристрою покладено представлення вихідних кодів АЦП паралельного типу в інверсному паралельному коді теоретико-числового базису Хаара, що дозволило паралельно накопичувати цифрові коди ймовірностей  $p_i$ , які відповідають пороговим значенням компараторів у відповідних лічильниках пристрою.

Корисна модель пояснюється кресленням, на якому показано структурну схему пристрою, який містить: 1 - АЦП; 2 - інформаційний вхід пристрою, 1.1 - група взірцевих резисторів, 1.2 - компаратори з парафазними виходами (прямим та інверсним), 1.3 - логічні елементи І-НЕ, 3 - лічильники, 4 - синхронізатор; 5 - шифратори, 6 - пірамідальний суматор, 7 - вихід пристрою.

Пристрій працює наступним чином.

На початку кожного циклу визначення ентропії сигналом другого виходу синхронізатора 4 всі лічильники 3 скидаються у нульовий стан, а сигнали першого виходу синхронізатора 4 на інтервалі вибірки об'єму випадкових подій  $n$  тактують роботу логічних елементів І-НІ 1.3.

5 На інтервалі циклу роботи пристрою у кожному лічильнику 3 накопичується відповідне число імпульсів  $N_i$ , коди яких подаються на входи відповідних шифраторів 5, на виходах яких

таблично формуються коди добутоків  $N_i/n \cdot \log_2(N_i/n)$ , які надходять на відповідні входи багаторозрядного пірамідального суматора 6, з виходу 7 якого на початку кожного циклу роботи пристрою сигналом другого виходу синхронізатора 4 зчитуються коди визначеної ентропії їх.

10 Аналіз швидкодії класичних структурних реалізацій АЦП паралельного типу (рис. 3), оснащених однофазним компараторами, логічними елементами XOR та шифраторами вихідних двійкових показує, що їх швидкодія складає

$$\tau_{\text{АЦП}} = \tau_k + \tau_{\text{ЛЕ}} + \tau_{\text{Ш}},$$

$$\text{де: } \tau_k = 2; \tau_{\text{ЛЕ}} = 3; \tau_{\text{Ш}} = 4.$$

15 Тобто  $\tau_{\text{АЦП}} = 2 + 2 + 4 = 8v$  (мікротактів), і свідчить що швидкодія запропонованого АЦП з вихідним інверсним кодом Хаара у структурі спецпроцесора більше ніж у  $8/3=2,6$  разу перевищує швидкодію існуючих АЦП паралельного типу з вихідними двійковими кодами.

Технічний результат.

20 Запропонований пристрій для визначення ентропії характеризується зменшеною апаратною складністю, оскільки у порівнянні з прототипом не містить у структурі АЦП паралельного типу шифратор двійкового коду та комутатор, який розподіляє інкрементні імпульси на входи відповідних лічильників відповідно до отриманих на виході АЦП цифрових двійкових кодів вхідних випадкових повідомлень. Крім цього, запропоноване застосування компараторів з парафазними виходами дозволило структурно складні логічні елементи "Виключаюче АБО" (XOR), які містять згідно з [3] не менше 3÷5 логічних елементів з 2÷3 послідовно з'єднаних логічних елементів І-НІ, АБО, І у кожному каналі пристрою замінити логічними елементами І-НІ з затримкою сигналів на 1 мікротакт, що дозволило також підвищити швидкодію пристрою.

25 Вилучення зі структури пристрою комутатора, який міститься у структурі прототипу, дозволило підвищити регулярність структури пристрою і спростити топологію його мікроелектронної реалізації на кристалі.

30 Джерела інформації:

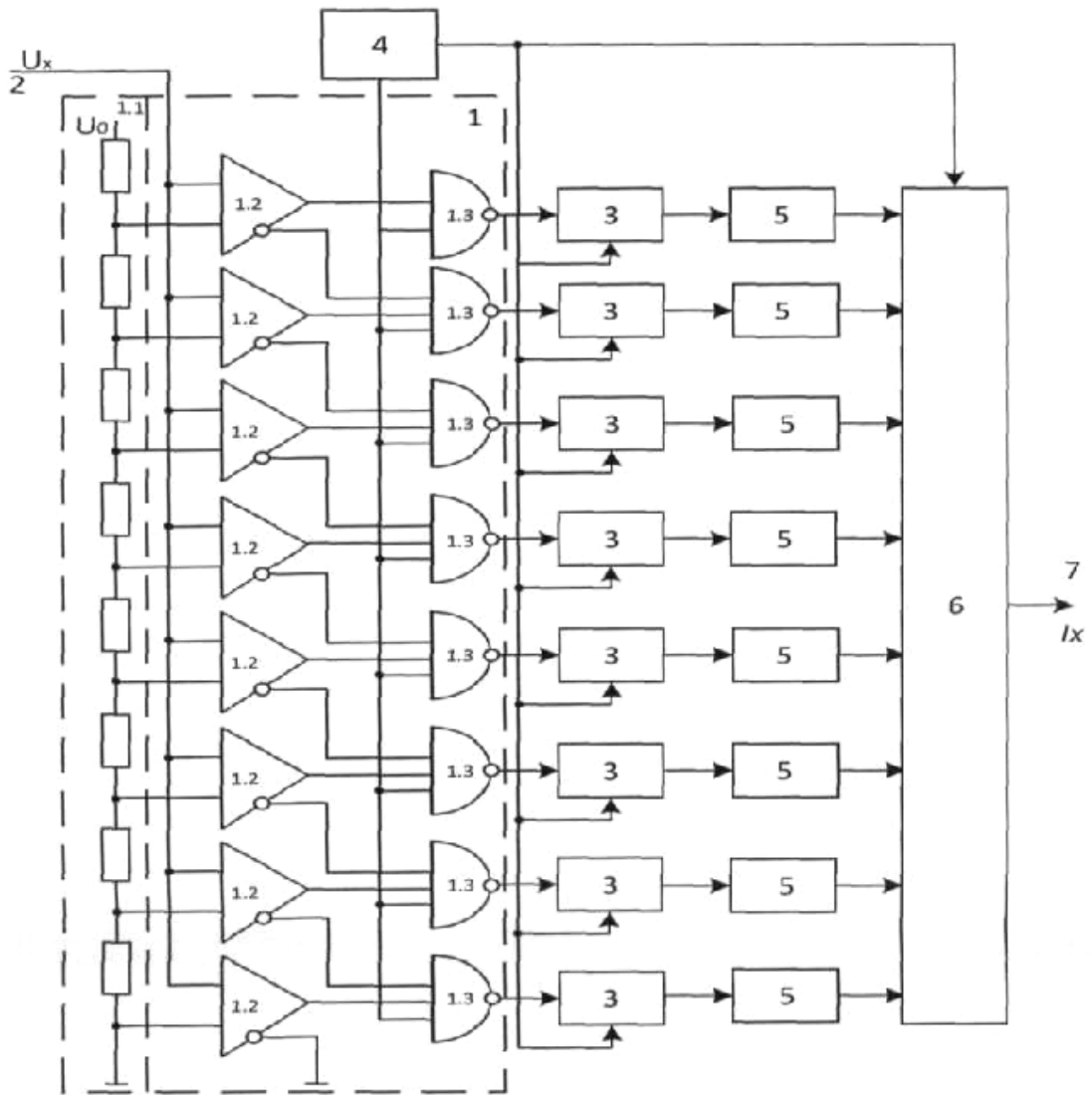
[1]. Пат. на корисну модель № 68044, Україна МПК G06F 17/15(2006.01). Пристрій для визначення автокореляційної міри ентропії/Николайчук Я.М., Воронич А.Р., Погонєць І.О. (Україна), опубл. 12.03.2012, Бюл. № 5.

35 [2]. Мельничук С.І. Застосування оцінок інформаційної ентропії під час опрацювання широкосмугових акустичних реалізацій діагностичних сигналів/Мельничук С.І. Лазарович І.М.// Вісник Хмельницького національного університету, Хмельницький 2017, - № 1 - с. 6-10.

[3]. Шило В.Л. Популярные цифровые микросхемы. Справочник. М., "Радио и связь", 1987, с. 57, рис. 1.35.

#### 40 ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Пристрій для визначення ентропії, який містить аналого-цифровий перетворювач (АЦП), вхід якого з'єднаний з входом пристрою, синхронізатор, логічні елементи, лічильники, шифратори та пірамідальний суматор, у кожному каналі містить лічильник, вихід якого з'єднаний з входом шифратора, вихід якого з'єднаний з відповідним першим входом пірамідального суматора, вихід якого є виходом пристрою, який **відрізняється** тим, що вхід АЦП з'єднаний з першими входами всіх парафазних компараторів, другі входи яких з'єднані з відповідними виходами взірцевих резисторів, прямий вихід кожного і-го компаратора з'єднаний з першим входом і-го логічного елемента І-НІ, другий вхід якого з'єднаний з другим інверсним виходом (i+1)-го компаратора, третій вхід всіх логічних елементів І-НІ з'єднаний з першим виходом синхронізатора, другий вихід якого з'єднаний з другим входом пірамідального суматора і першим входом всіх лічильників, другі входи яких з'єднані з виходами відповідних логічних елементів І-НІ.



Комп'ютерна верстка А. Крижанівський

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601